

Autor: Pedro I. López

Contacto: dreilopz@gmail.com | www.dreilopz.me

Licencia: Creative Commons Attribution 3.0 Unported (CC BY 3.0
<http://creativecommons.org/licenses/by/3.0/>)

Fecha: Febrero 2012.

En ninguna circunstancia el autor se hace responsable de cualquier daño a cualquier persona o hardware causado por realizar lo descrito en este documento.

Práctica 6

Multiplexado

Objetivo

Que el estudiante conozca la importancia del multiplexado analógico y aplicaciones de los mismos, logre implementar circuitos multiplexores y observe los resultados.

Desarrollo

Sección 1 – Estudio del comportamiento de un circuito sample and hold

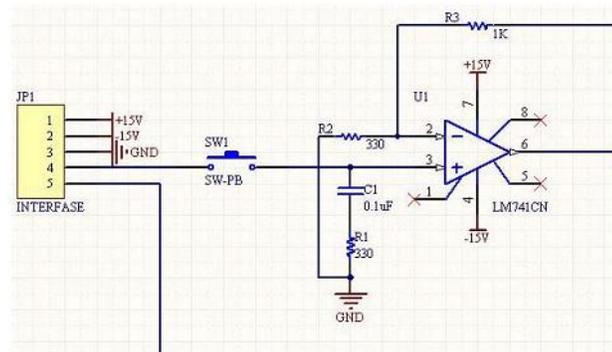
Materiales:

- Tarjeta DAQ2
- NI ELVIS
- Alambre

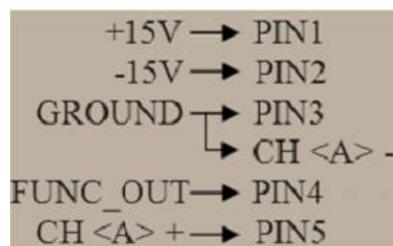
La **DAQ2** es una tarjeta realizada para observar el comportamiento de un circuito **sample and hold** esta cuenta con un push button, el cual al ser presionado permite que la señal de entrada pase al amplificador, al liberar el botón dejara de transmitirse la onda y el capacitor quedara cargado con el ultimo valor de la señal y se descargara poco a poco.

Tal tarjeta tiene el diagrama esquemático mostrado en *f6-1*.

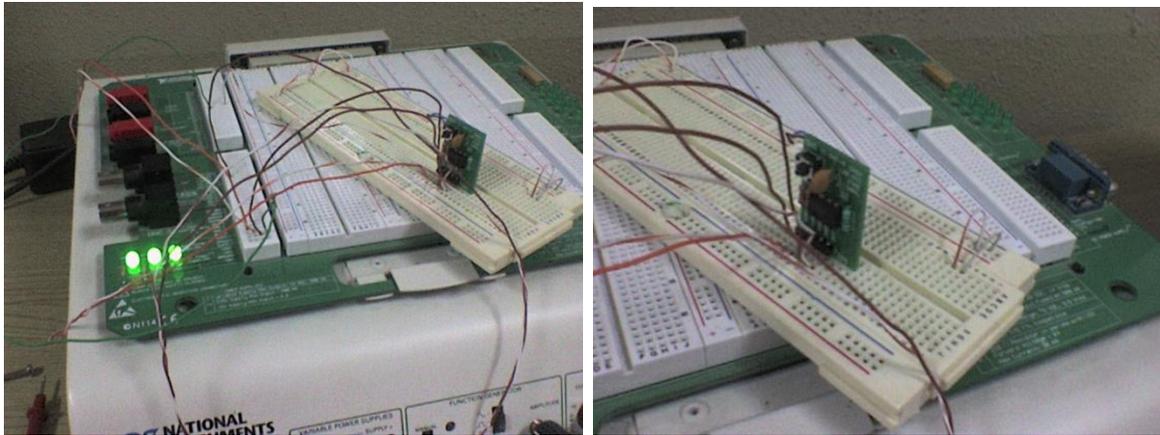
El ejercicio consiste en que, después de realizar las correctas conexiones de la tarjeta en la NI ELVIS, con el generador de funciones se introducirá una señal en la entrada de la tarjeta. Visualizando en el osciloscopio, podremos comprobar que la salida de la tarjeta solo transmite la señal en los instantes en los que presionemos el push button de la misma. Las conexiones de la NI ELVIS y la DAQ2 se hace como indica *f6-2*.



f6- 1. Diagrama esquemático de DAQ2

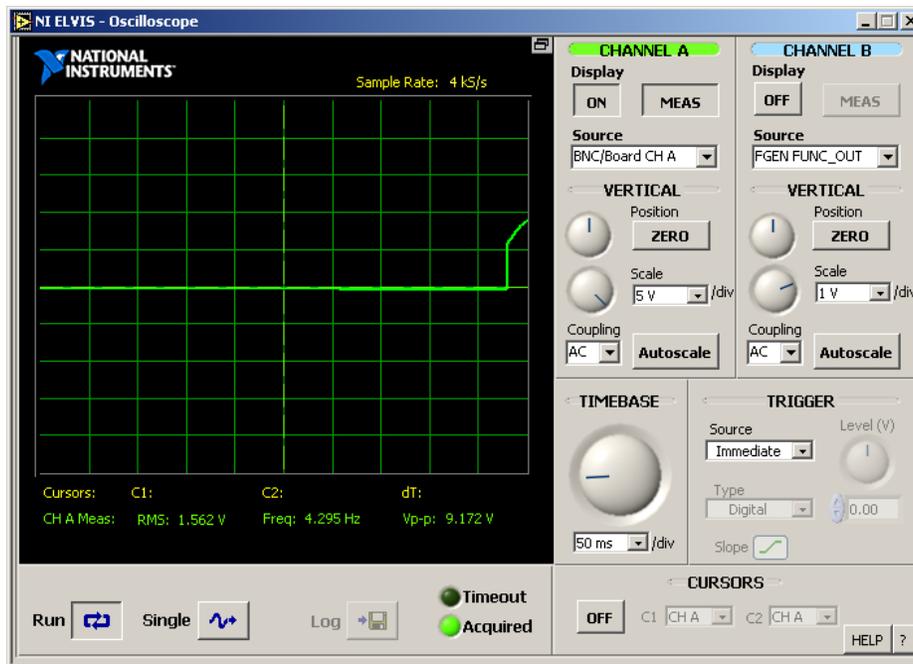


f6- 2. Conexiones para experimento



f6- 3. Imágenes de implementación

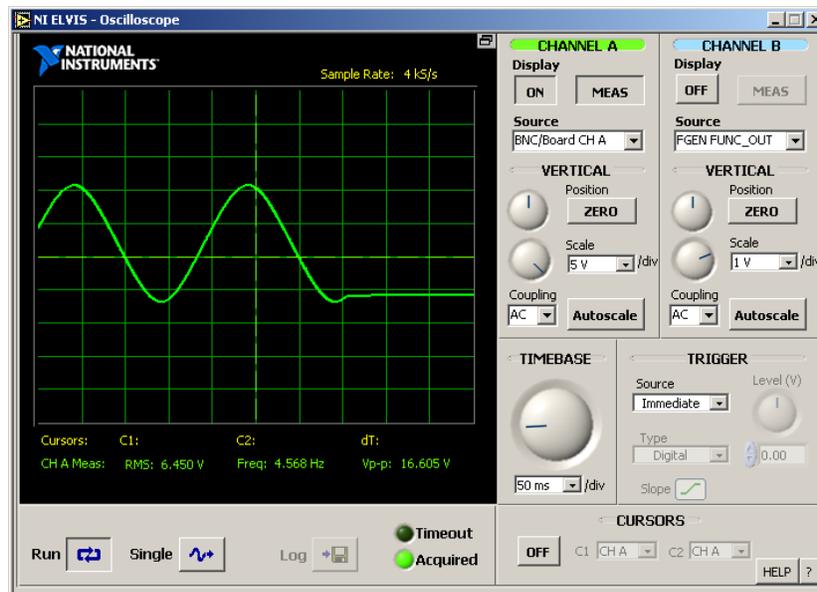
Se enciende el protoboard de la NI ELVIS, ejecutando su software, abrimos el instrumento virtual del osciloscopio y el generador de funciones. La función que generaremos para ejemplos será una función senoidal con $f = 5 \text{ Hz}$ y amplitud 2.5 V . Las imágenes *f6-4*, *f6-5* y *f6-6* muestran los resultados del experimento.



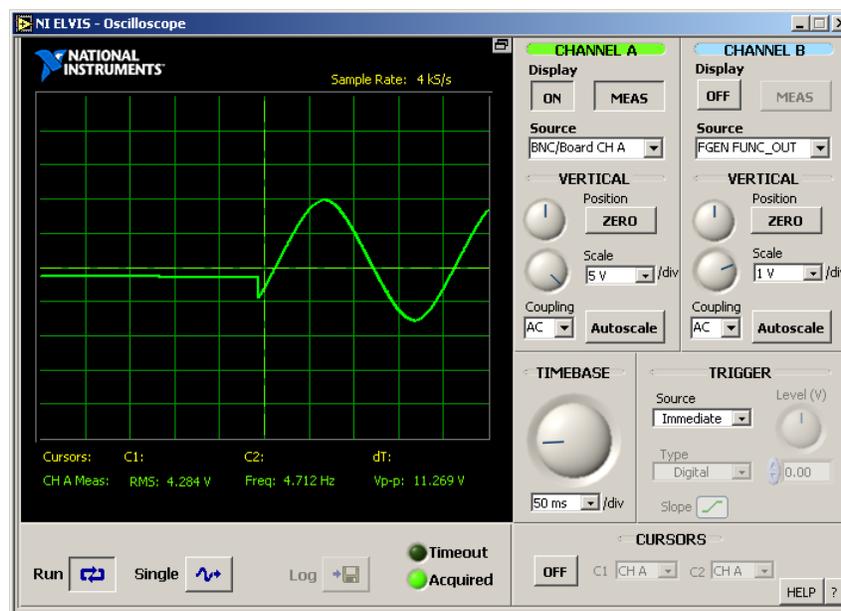
f6- 4. Captura de osciloscopio

El ejercicio se realizó varias veces.

Observaciones: la respuesta del circuito es muy rápida, casi inmediata, de manera que cada vez que se presiona el botón, la señal se aprecia rápidamente en el osciloscopio. El procedimiento contrario también es verdadero (tener presionado el botón y luego soltarlo, para apreciar como la señal desaparece en la pantalla). Las imágenes se escogieron de manera que se pueda apreciar el cambio de señal de salida de la tarjeta.



f6- 5. Captura de osciloscopio

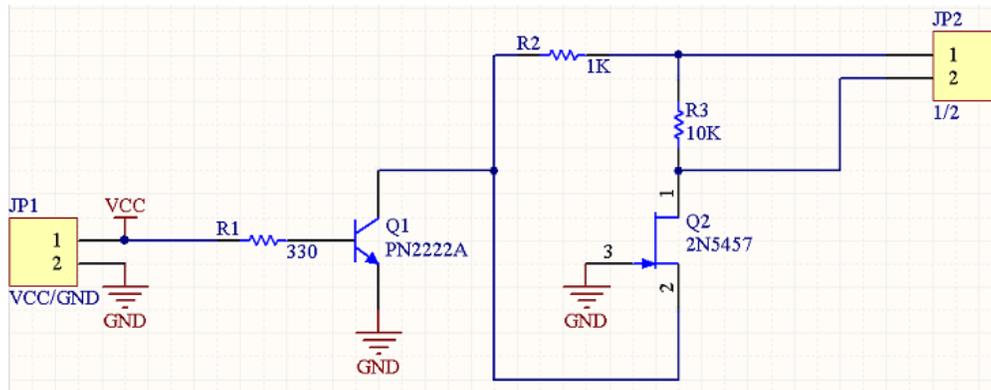


f6- 6. Captura de osciloscopio

Sección 2 – Multiplexado analógico

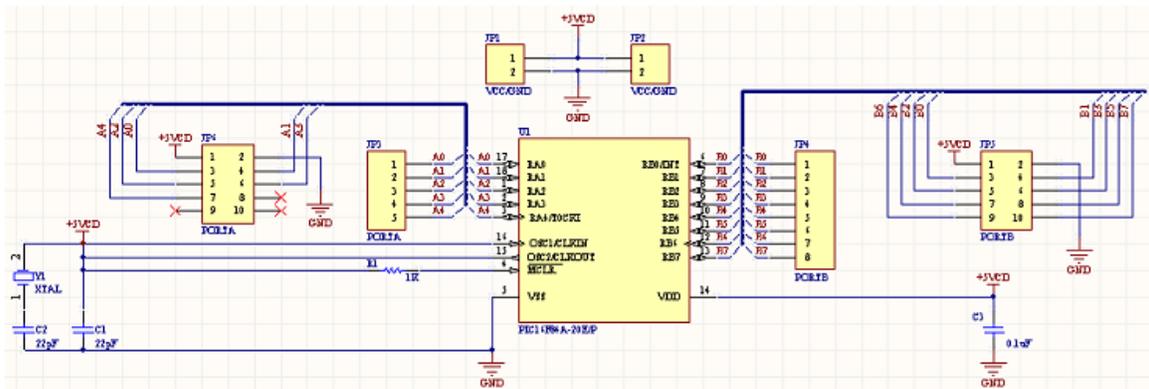
En esta sección el estudiante realizara experimentos para observar el funcionamiento de un multiplexor analógico, para ello se realizara el un programa para que un PIC16 F84 realice la conmutación de los transistores de una tarjeta.

La tarjeta DAQ3 es un switch electrónico, que por si sola no realiza la función de multiplexor, sin embargo al utilizar mas de una de ellas se puede generar un multiplexor, la función de switch se logra por medio de dos transistores, un PN2222 y un 2N5457, los cuales se configuraron de la manera que se muestra en el diagrama esquemático siguiente.



f6- 7. Esquemático de DAQ3

Mientras que la tarjeta del módulo PIC tiene el siguiente diagrama esquemático.



f6- 8. Esquemático de módulo PIC

Se utilizó el siguiente código en el PIC, compilado con *GreatCow Basic* para PICs, programa codificado por el alumno.

```

=====
'===== CHIP SETUP
=====
#chip 16F84A, 4
#config _CP_OFF & _PWRTE_ON & _WDT_OFF & _HS_OSC

'===== variables
=====
dim COUNTREG as byte
dim SAMPLE as byte
dim LATCH as byte

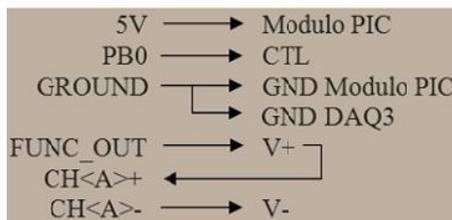
'===== definiciones
=====
#define CH1 PORTB.0

'===== SET DIRECTION OF THE PORTS
=====
dir CH1 out

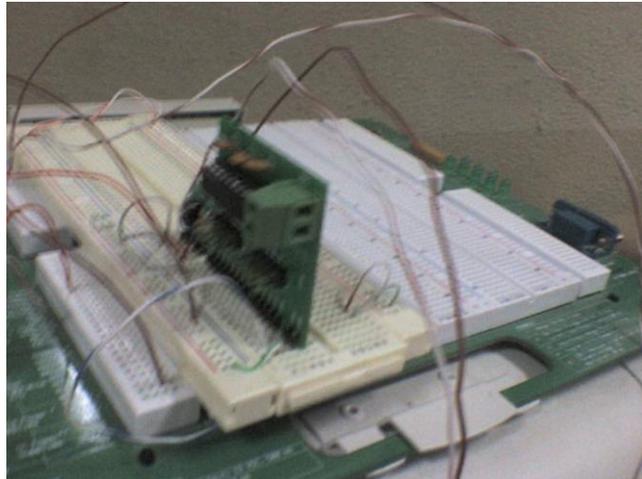
```

```
===== MAIN PROGRAM LOOP  
=====  
wait 1 s  
set CH1 on  
  
Main:  
  set CH1 off  
  wait 3 s  
  set CH1 on  
  wait 3 s  
Goto Main
```

El circuito con las tarjetas se conecta como indica *f6-10*.

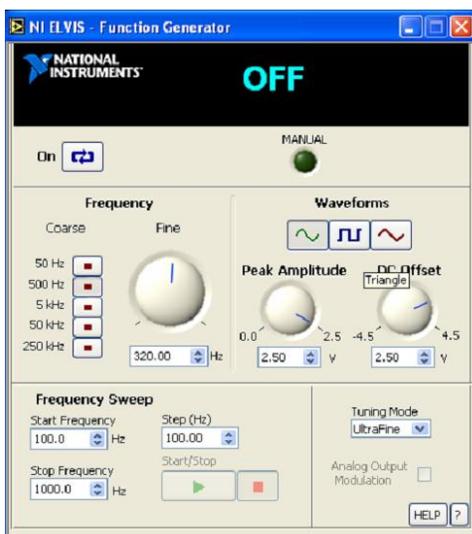


f6- 10. Conexiones

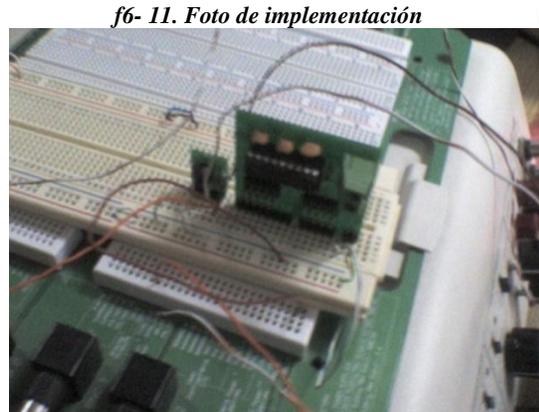


f6- 9. Foto de implementación

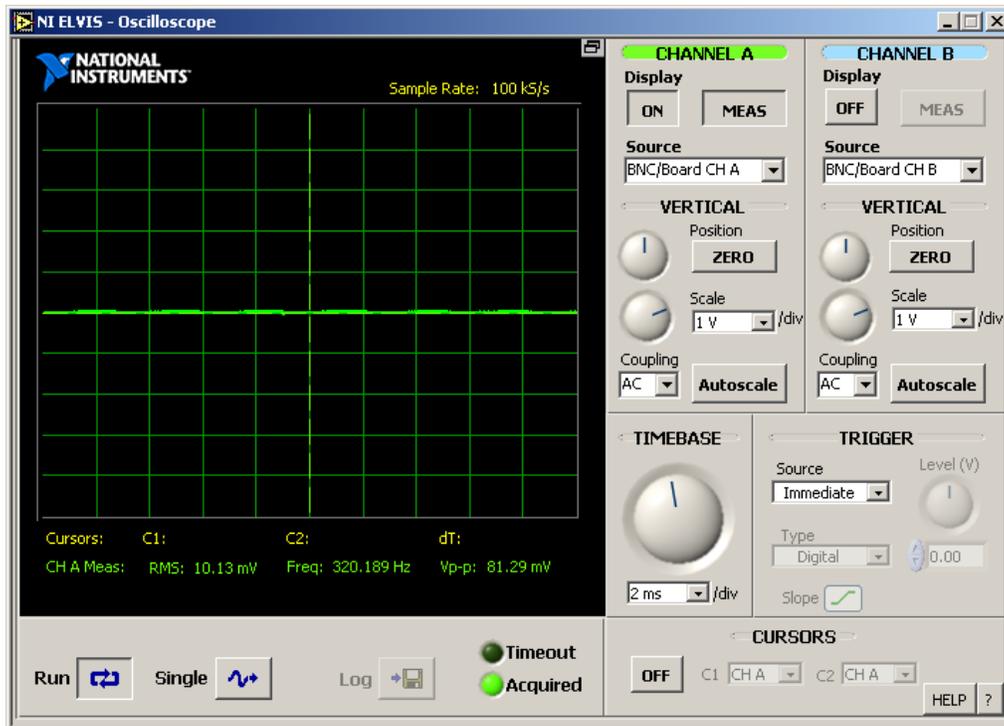
Una vez realizadas las conexiones mencionadas se realizara la observación del funcionamiento, para ello será necesario abrir el software NI ELVIS, correr el instrumento de generador de funciones y configurar como se muestra en *f6-12*, después de eso se abre el osciloscopio y se observa la respuesta.



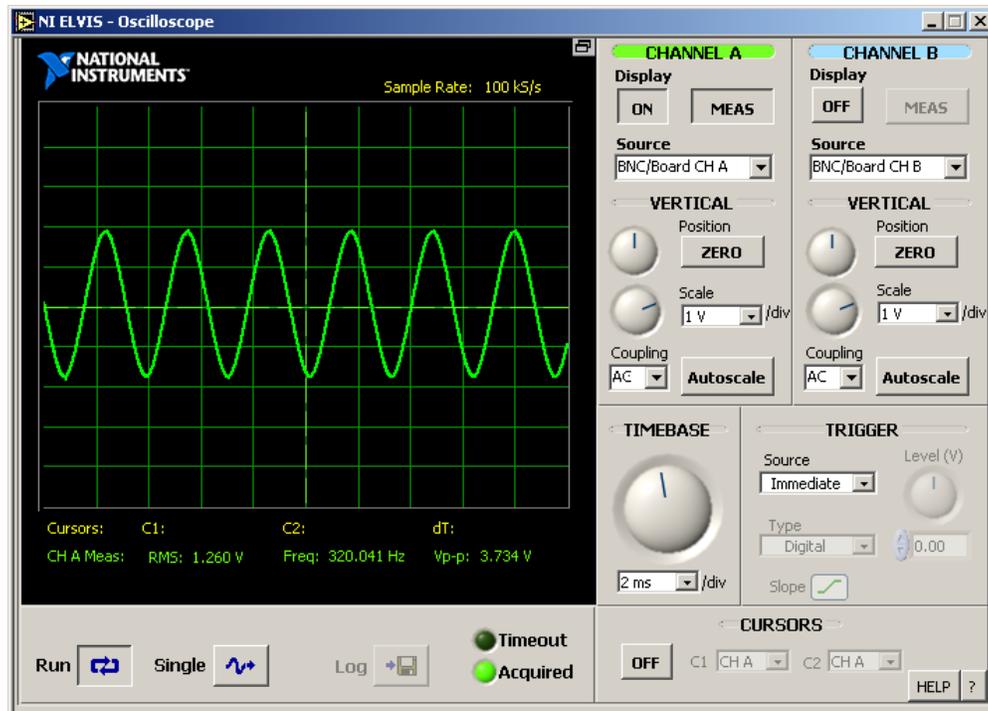
f6- 12. Configuración de generador de funciones



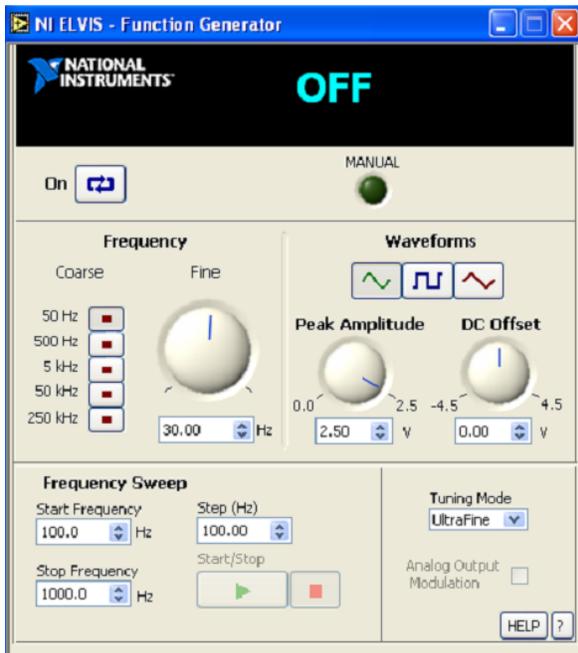
f6- 11. Foto de implementación



f6- 13. Captura de osciloscopio con primera configuración de señal (control en low)

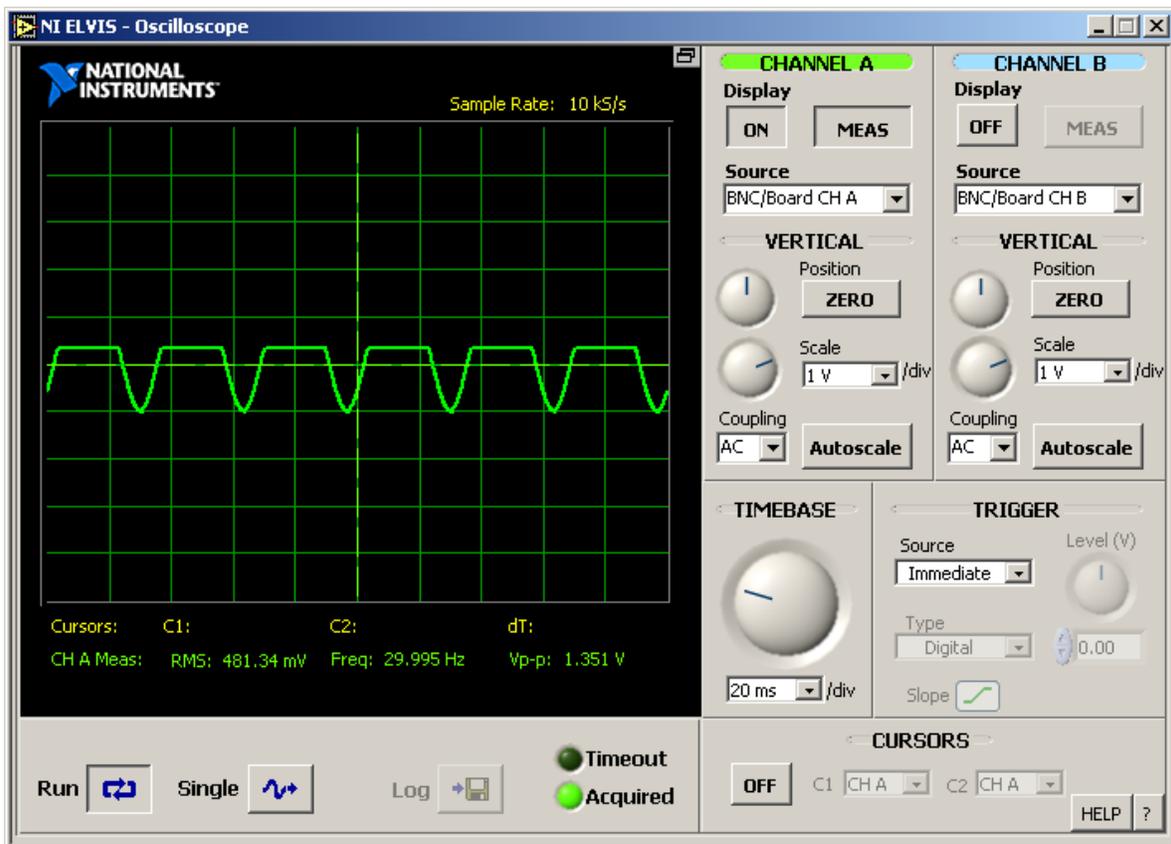


f6- 14. Captura de osciloscopio con primera configuración de señal (control en high)

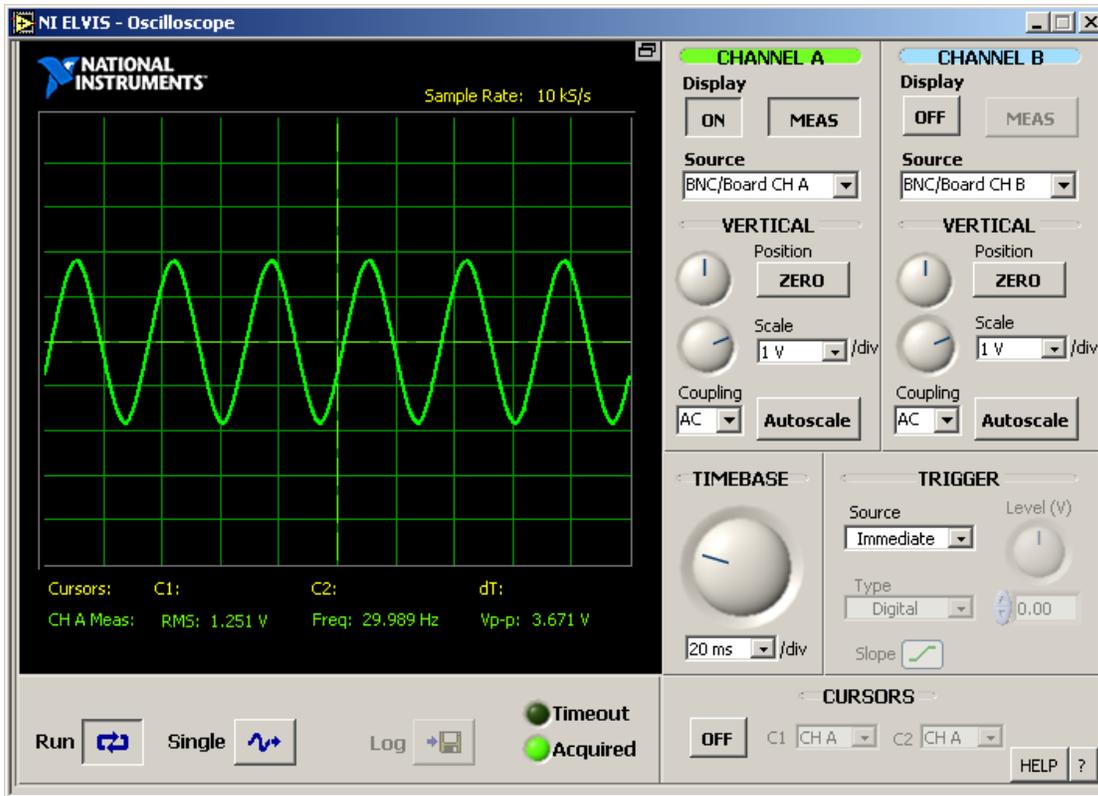


f6- 15. Segunda configuración de generador de funciones

Como se puede observar, las imágenes describen el comportamiento del circuito en el instante en que el módulo PIC envía o no el pulso (cuando el pin de pulso está en off, no se conduce la señal, contrario a lo que sucede cuando el PIC envía el pulso con duración de 3 segundos. Ahora configuremos el generador de la forma que indica f6-15 y volvemos a realizar la observación en el osciloscopio.

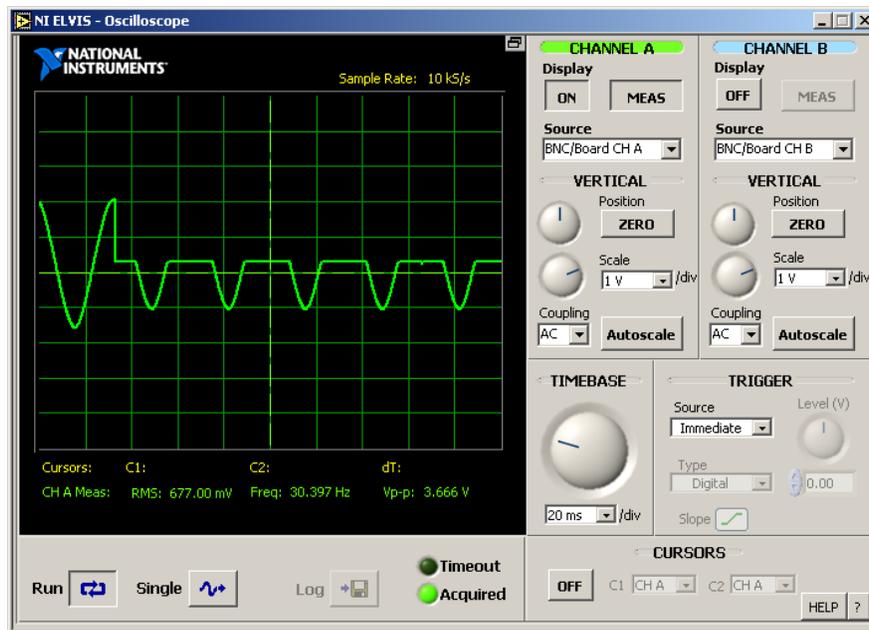


f6- 16. Captura de osciloscopio con segunda configuración (control en low)



f6-17. Captura de osciloscopio con segunda configuración (control en high)

Como se puede observar, a diferencia de la configuración anterior del generador de funciones, ahora cuando el módulo PIC no activa el sampleo, se observa una señal presente en el osciloscopio, y cuando se activa el pulso digital, la señal sale por la tarjeta y entra al osciloscopio para poder visualizarla. f6-18 muestra una imagen en el momento justo cuando se activa el sample and hold.



f6-18. Captura de osciloscopio con segunda configuración (justo al ejecutar el pulso)

Reporte

Sección 1 – Estudio del comportamiento de un circuito sample and hold

Imagine que se cuenta con un sistema de adquisición de datos con una resolución de 12 bits y un convertidor Analógico-Digital con un tiempo de conversión de 100KS/s (kilo samples/segundo). Calcule la frecuencia máxima de muestreo para la tarjeta si esta no cuenta con un sistema de sample and hold, se desea que el error no sea mayor que el bit menos significativo.

Ya que la resolución es de 12 bits

$$n = 12$$

y

Como el tiempo de conversión es 100 KS/S

$$\Delta t = 1 \times 10^{-5} \text{ s}$$

Y la frecuencia es

$$f = \frac{1}{\pi \Delta t 2^n} = \frac{1}{\pi (1 \times 10^{-5} \text{ s}) 2^{12}} = \frac{1}{\pi (1 \times 10^{-5} \text{ s}) (4,096)} = 7.771 \text{ Hz}$$

$$f = 7.771 \text{ Hz}$$

Que opina del valor calculado.

Para aplicaciones típicas de sistemas de adquisición de datos, esta frecuencia de muestreo es muy reducida (7.771 Hz).

Considera que es innecesario un circuito de mantenimiento sample and hold.

Si, porque el sistema tiene una frecuencia baja de muestreo, tarda relativamente mucho tiempo en digitalizar una muestra.

Investigación: Al agregar el circuito sample and hold hasta que velocidades de muestreo se pueden alcanzar, realizar un análisis detallado.

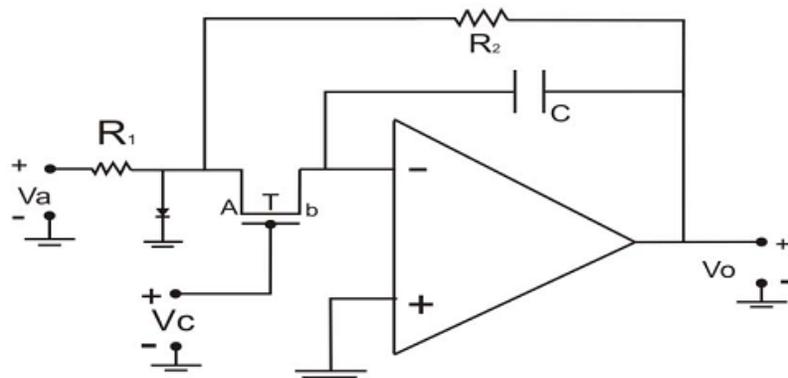
La frecuencia máxima de muestreo se calcula con la siguiente fórmula.

$$f_s = \frac{1}{t_{\text{acq}} + t_{\text{conv}}}$$

Donde t_{acq} es el tiempo de adquisición del S/H y t_{conv} es el tiempo que tarda el convertidor A/D en el muestreo. Como ya se calculó anteriormente,

$$t_{\text{conv}} = 1 \times 10^{-5} \text{ s}$$

Ahora, para obtener el tiempo de adquisición del circuito sample and hold, analicemos su diagrama esquemático de nuevo (f6-19).



f6- 19. Esquemático de circuito sample and hold

El capacitor se carga como en un simple circuito RC. Si T es la constante de tiempo de tal circuito

$$T = RC$$

El capacitor se cargará con la señal completamente después de 5T, entonces

$$t_{acq} = 5RC$$

De manera que la frecuencia máxima de muestreo con S/H es

$$f_s = \frac{1}{t_{acq} + t_{conv}} = \frac{1}{1 \times 10^{-5} \text{ s} + 5RC}$$

Para obtener valores numéricos, utilicemos los valores de los componentes del circuito sample and hold de la práctica (ver xx)

$$f_s = \frac{1}{1 \times 10^{-5} \text{ s} + 5RC} = \frac{1}{1 \times 10^{-5} \text{ s} + 5(330 \Omega)(0.1 \mu\text{F})} = \frac{1}{1 \times 10^{-5} \text{ s} + 5(330 \Omega)(1 \times 10^{-7} \text{ F})}$$

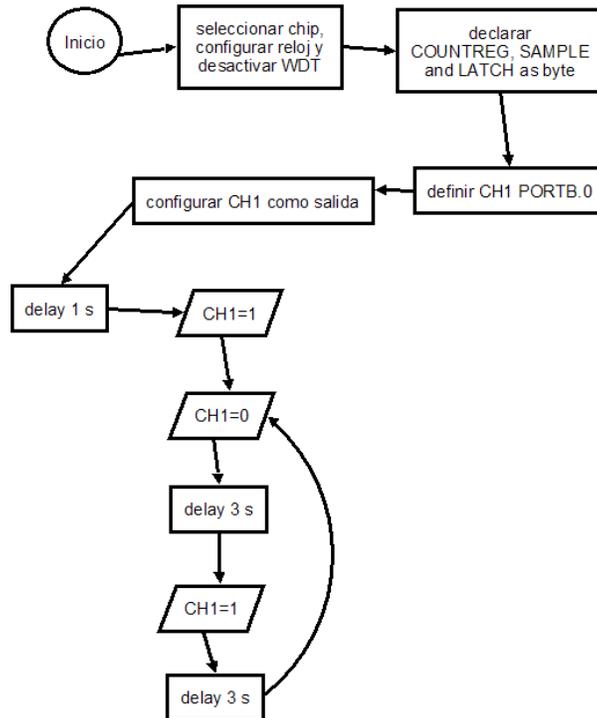
$$f_s = 5,714.286 \text{ Hz}$$

Sección 2 – Multiplexado analógico

¿Cual es la finalidad de agregar un sistema de multiplexado a los sistemas de adquisición de datos?

Un sistema de multiplexado tiene como propósito compartir un recurso de hardware. Así, un multiplexor hace posible que un conjunto de señales diferentes compartan un dispositivo de hardware que por lo general es caro. Esto es para evitar tener un dispositivo para cada entrada de señal.

Analice las instrucciones del programa MUX, realice el diagrama de flujo y explique el funcionamiento.



f6- 20. Diagrama de flujo de programa de módulo PIC

Diseñe un sistema de multiplexado con 5 entradas analógicas, debe de contener un circuito de sample and hold, anexe el diseño y explique los fundamentos en los cuales se basó el mismo, además encuentre la frecuencia de muestreo máxima en el diseño.

Supongamos que las 5 señales analógicas tienen máximo 15 V de amplitud pico a pico. Entonces es posible utilizar el chip 14067 como multiplexor, con control digital que se puede hacer con alguna secuencia o un microcontrolador. Ahora, la frecuencia máxima de las señales es 20 KHz. Así, el tiempo de adquisición del circuito sample and hold es

$$t_{acq} = 5RC = 5(330)(0.01 \mu F) = 1.65 \times 10^{-5} \text{ s}$$

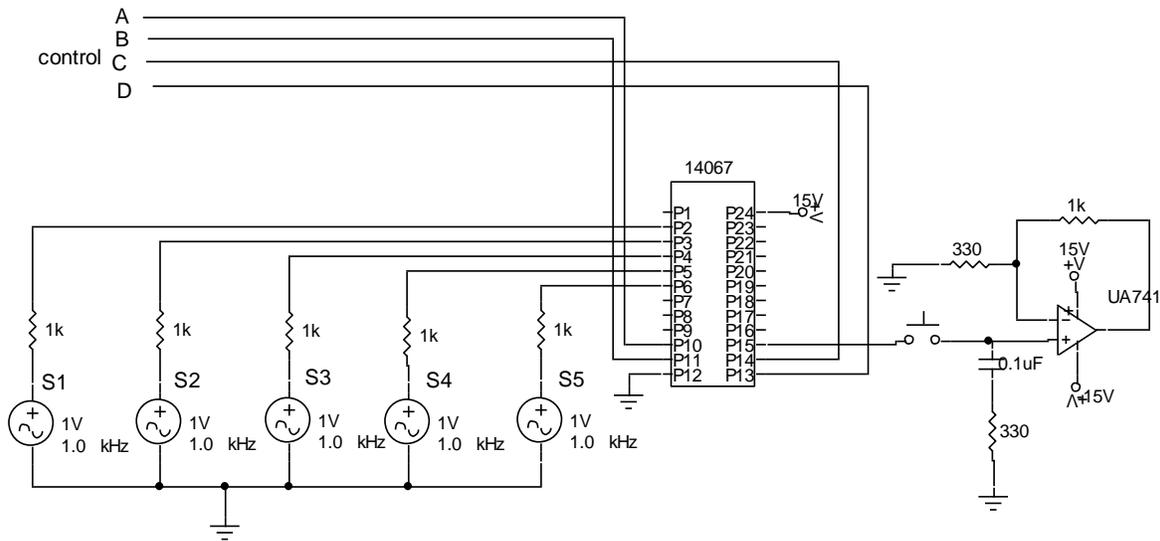
Para las etapas posteriores (ADC) la resolución será de 12 bits, y el tiempo de conversión será 100KS/s.

$$t_{conv} = 1 \times 10^{-5} \text{ s}$$

Para comprobar la frecuencia máxima de muestreo y asegurar que no habrá distorsión en el sampling. .

$$f_s = \frac{1}{t_{acq} + t_{conv}} = \frac{1}{1 \times 10^{-5} \text{ s} + 1.65 \times 10^{-5} \text{ s}} = 37,735.849 \text{ Hz}$$

La cual es mayor a cualquier frecuencia máxima de cualquier señal analógica.



f6- 21. Esquemático de ejercicio de diseño

Conclusión

En un sistema de adquisición de datos se busca que los componentes sean de la mayor calidad posible. Al lograr esto, se aumenta inevitablemente el precio de los componentes y dispositivos. El multiplexado electrónico es una técnica aplicada en el campo de adquisición de datos y procesamiento de señales que sirve para compartir los recursos de hardware de un sistema para poder tener varias entradas independientes.

Lo más común es compartir las fases de digitalización (conversión analógica-digital). El control del multiplexor se puede realizar con una selección directa por parte del usuario o con una secuencia que le de a cada entrada un tiempo determinado para que el ADC la procese.

Un circuito de sample and hold se utiliza para realizar interfaces con señales analógicas, con el propósito de mantener el valor analógico por un tiempo necesario por el convertidor analógico digital y así permitir muestreos correctos y exactos a la precisión requerida. En casi todos los circuitos de sample and hold, se utiliza un capacitor para almacenar momentáneamente el voltaje analógico.

Bibliografía

- **Documento de práctica de laboratorio**
Práctica 6 – Multiplexado
Laboratorio de Adquisición de Datos
FIME – UANL
- **Sample and hold**
Wikipedia – The Free Encyclopedia
http://en.wikipedia.org/wiki/Sample_and_hold
- **Multiplexer**
Wikipedia – The Free Encyclopedia
<http://en.wikipedia.org/wiki/Multiplexing>
- **MC14607B – Analog multiplexers-demultiplexers**
ON Semiconductor
March, 2000